

98 P 4703



①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ Offenlegungsschrift  
⑩ DE 195 09 133 A 1

⑤1 Int. Cl.<sup>6</sup>:  
**H 04 L 12/26**  
H 04 L 1/24

B2

②1 Aktenzeichen: 195 09 133.7  
②2 Anmeldetag: 14. 3. 95  
④3 Offenlegungstag: 12. 10. 95

(2)

DE 195 09 133 A 1

③0 Innere Priorität: ③2 ③3 ③1  
11.04.94 DE 44 12 362.0

⑦1 Anmelder:  
Daimler-Benz Aktiengesellschaft, 70567 Stuttgart,  
DE

⑦4 Vertreter:  
Weber, G., 60596 Frankfurt

⑦2 Erfinder:  
Haun, Roland, 71404 Korb, DE; Dorner, Jürgen, 73240  
Wendlingen, DE; Rall, Bernhard, 89075 Ulm, DE

⑤4 Anordnung zur Überwachung von Zweidraht-Busleitungen

⑤7 Zur Überwachung eines Zweidraht-Bussystems, insbesondere eines CAN-Bussystems in einem Fahrzeug, wird eine Anordnung mit drei gleichzeitig betriebenen Empfangskomparatoren für einen Zweidraht- und zwei Eindraht-Betriebszustände vorgeschlagen, wobei die Ausgangssignale der Komparatoren in einer Logikschaltung zu einem Störungssignalsignal verknüpft werden. Aus dem Störungssignalsignal kann eine Entscheidung über den geeigneten Betriebszustand getroffen werden.

DE 195 09 133 A 1

## Beschreibung

Die Erfindung betrifft eine Anordnung zur Überwachung von Zweidraht-Busleitungen nach dem Oberbegriff des Patentanspruchs 1.

Eine derartige Anordnung für ein CAN-Bussystem in einem Fahrzeug ist beispielsweise zur Erzeugung eines wake-up Signals aus der WO 90/09713 bekannt. Neben einem Empfangskomparator, dessen Eingänge im ungestörten Betriebszustand mit den beiden Signalleitungen der Zweidraht-Busleitung verbunden sind, sind in einer Fehlererkennungsschaltung zwei weitere Komparatoren vorgesehen, deren Eingänge im ungestörten Fall mit jeweils einer der beiden Signalleitungen und mit einer von zwei Hilfsspannungen verbunden sind. Die beiden weiteren Komparatoren sind zusammen mit einem ODER-Gatter Bestandteile einer Fehlererkennungsschaltung. Im Fall einer Leitungsstörung kann anstelle einer der beiden Signalleitungen eine Mittenspannung an je einen der Eingänge der drei Komparatoren angelegt werden, wodurch u. U. ein Eindrahtbetrieb aufrechterhalten werden kann.

Aufgabe der vorliegenden Erfindung ist es, eine Anordnung zur Überwachung von Zweidraht-Busleitungen anzugeben, die mit geringem Aufwand herstellbar ist, insbesondere auch in integrierter Schaltungstechnik und die zuverlässig und flexibel einsetzbar ist.

Die Erfindung ist im Patentanspruch 1 beschrieben. Die Unteransprüche enthalten vorteilhafte Ausgestaltungen und Weiterbildungen der Erfindung.

Die erfindungsgemäße Anordnung signalisiert auftretende Störungen unverzüglich, überläßt aber die Reaktion auf Störungen nachgeschalteten Auswerteeinrichtungen und ist somit einfach aufzubauen und in Systemen mit beliebiger Art von Systemsteuerung im Störfall einsetzbar. Besonders vorteilhaft ist, daß die zur Störungsdetektion eingesetzten Komparatoren zugleich auch als Empfangskomparatoren für unterschiedliche Störungszustände einsetzbar sind, deren Ausgänge je nach Art der festgestellten Störung über einen Demultiplexer mit nachfolgenden Empfängerschaltungen verbindbar sind. Die eingesetzte Logikschaltung kann günstigerweise in der Technik integrierter Injektionslogik ( $I^2L$ ) ausgeführt werden. Die Komparatoreingänge sind ständig, also auch im Störfall mit den Busspannungen beaufschlagt, so daß zusätzliche Schaltmittel in den wichtigen Signalwegen entfallen. Darüberhinaus kann auch im Eindrahtbetrieb u. U. der Wegfall einer nur vorübergehenden Störung oder deren Weiterbestehen durch die Logik erkannt werden. Der erste Komparator kann durch einen einfachen geringen Spannungsoffset an einem Eingang auch einen Kurzschluß zwischen den Busleitungen signalisieren und vorteilhafterweise mit seinem Ausgang ebenfalls der Logikschaltung zugeführt sein, die dann nur bei Übereinstimmung aller Komparatorausgangssignale einen fehlerfreien Betrieb, ansonsten eine Störung signalisiert.

Dabei zeigt

Fig. 1 ein Blockschaltbild eines integrierten CAN-Bustreibers mit der erfindungsgemäßen Anordnung

Fig. 2 die Eingangsbeschaltung der Komparatoren gemäß einer weiteren Ausführungsform der Erfindung.

Die Erfindung ist nachfolgend anhand von Ausführungsbeispielen unter Bezugnahme auf die Abbildungen noch eingehend veranschaulicht.

Dem in Fig. 1 skizzierten Bustreiber 100 ist ein CAN-Bussystem zugrunde gelegt, dessen rezessiver Bitzustand gleich dem Zustand ohne einen sendeaktiven Busteilnehmer ist wobei die Spannungen der Busleitung mit den beiden Signalleitungen H und L vorzugsweise durch ein passives Widerstandsnetzwerk festgelegt sind. Im Sendefall wird in bekannter Weise nach Maßgabe eines Sendesteuersignals  $T_x$  und einer Treiberstufe 130 ein dominanter Bitzustand der Busleitung über die Schaltertransistoren 101 und 102 durch gegenläufiges Verschieben der Signalspannungen auf H und L aufgeprägt. In die Zuleitungen der Transistoren zu den Signalleitungen sind noch Dioden 103, 105 und Vorwiderstände 104, 106 in ebenfalls bekannter Weise eingefügt.

Über eine RC-Filteranordnung 110 sind die Signalleitungen H und L an die hochohmigen Empfangseingänge F1 bzw. Fo des Bustreibers 100 angelegt. Die Betriebsspannung + UB des Treiberbausteins gegen Bezugspotential GND betrage beispielsweise 5V. Die Signalspannungen U1 und UO der Signalleitungen H und L an den Eingängen F1 bzw. Fo seien für ein rezessives Bit R zu  $U_{1R} = 2V$  und  $U_{OR} = 3V$  und für ein dominantes Bit D zu  $U_{1D} = 3V$  und  $U_{OD} = 2V$  angenommen.

Eine Teilerkette mit Widerständen 123, 124 und 127 zwischen + UB und GND erzeugt zwei Hilfsspannungen U2 und U3, die vorzugsweise symmetrisch zur Mittenspannung + UB/2 liegen und nur gering, z. B. 50 mV gegen diese versetzt sind, im Beispielsfall also  $U_2 = 2,55 V$  und  $U_3 = 2,45 V$ .

Um bei hohen Gleichtaktstörungen und Massepotentialunterschieden noch Reserven zu haben, können die Spannungen von H und L über das Filter 110 und die Widerstände 125, 126 auf die Umgebung von UB/2 eingeeengt werden. Die Komparatoren sind mit Offsetspannungen von z. B. maximal  $\pm 5 mV$  so genau, daß die Spannungssprünge an F1 und Fo beispielsweise auf ein Fünftel von denen an H und L beschränkt werden können, ohne eine korrekte Signaldetektion zu gefährden.

Die skizzierte bevorzugte Anordnung enthält drei Komparatoren 120, 121 und 122 zur Überwachung der Busleitung auf das Auftreten einer Störung. Der erste Komparator liegt mit seinem nicht invertierenden Eingang (+) über F1 und Filter 110 an der Signalleitung H und in analoger Weise mit seinem invertierenden Eingang (-) an L. Der zweite Komparator 120 liegt mit seinem nichtinvertierenden Eingang an H und mit seinem invertierenden Eingang an der ersten Hilfsspannung U2. Der dritte Komparator liegt mit seinem invertierenden Eingang an L und mit seinem nichtinvertierenden Eingang an der zweiten Hilfsspannung U3. Die Signale an den Komparatorausgängen sind im folgenden ohne Berücksichtigung des konkreten Spannungswerts als logische Zustände "0" und "1" bezeichnet je nach Polarität der Differenzspannung zwischen invertierenden und nichtinvertierenden Eingang des jeweiligen Komparators.

Die Ausgänge A1, A2, A3 aller drei Komparatoren sind mit Eingängen einer Logikschaltung 140 verbunden, die als Ausgangssignal ein logisches Störungszustandssignal ER abgibt. Beispielhaft sei  $ER = 0$  für den

ungestörten Zustand und  $ER = 1$  für Erkennen eines Störzustands angenommen.

Wie nachfolgend anhand verschiedener Störzustände unter Bezugnahme auf die Tabelle noch weiter veranschaulicht, ist die skizzierte Ausführung der Beschaltung der Komparatoren vorteilhafterweise so gewählt, daß die einzelnen Ausgangssignale nicht nur eine Information über einen Störungszustand erlauben sondern zugleich als Empfangssignale im ungestörten oder im Eindraht-Betrieb herangezogen werden können. Zur Auswahl des in Abhängigkeit vom festgestellten Störzustand jeweils als Empfangssignal Rx geeigneten Ausgangssignals ist ein Demultiplexer 160 vorgesehen, der von einer Auswertungseinrichtung über ein 2-Bit-Steuersignal (AS, BS) unter eventueller Zwischenschaltung einer Auswahllogik 150 gesteuert ist. Für Störungszustände, die keinen auswertbaren Datenempfang mehr zulassen, kann der Empfangssignalausgang Rx über den Multiplexer auf konstantes Potential GND gelegt werden. Die Logikschaltung signalisiert lediglich das Erkennen irgend eines Störungszustands, ohne diesen zu bewerten. Die Störungsbewertung erfolgt in einer nachgeschalteten Auswerteeinrichtung.

Die Logikschaltung ist vorzugsweise so ausgeführt, daß sie die drei Komparatorausgangssignale so zu einem Störungszustandssignal ER verknüpft, daß  $ER = 0$  für  $A1 = A2 = A3 = 0$  oder für  $A1 = A2 = A3 = 1$  und  $ER = 1$  sonst. Dies ermöglicht eine besonders einfache Realisierung in I<sup>2</sup>L-Technik, unter Einsatz z. B. von Standard-I<sup>2</sup>L-Gattern mit einer Basis und drei Kollektoren, die als verdrahtete ODER-Schaltung auf die Basis eines nachgeschalteten Transistors wirken. Möglichkeiten zur Realisierung im einzelnen sind dem Fachmann aus dem umfangreichen Gebiet der I<sup>2</sup>L-Technik allgemein bekannt. Andere Techniken integrierter Halbleiterschaltungen sind gleichfalls geeignet zur Implementierung der Logikschaltung.

Abänderungen des in Fig. 1 und Fig. 2 skizzierten speziellen Beispiels durch Änderung von Polaritäten an Eingängen und/oder Ausgängen und damit verbunden eine angepaßte logische Verknüpfung in der Logikschaltung 140 liegen im Bereich fachmännischen Könnens.

Die nachfolgende Tabelle listet unterschiedliche Betriebszustände, die dabei an L und H auftretenden Spannungen und die logischen Pegel der Signale A1, A2, A3, ER sowie die geeignete Stellung H des Multiplexers 160 und das daraus resultierende Signal Rx jeweils für das rezessive (R) und dominante (D) Leitungsbit auf (? steht dabei für einen undefinierten Zustand).

	Betrieb		L	H	A2	A1	A3	ER	M	Rx
5	a) ungestört	R	2V	3V	0	0	0	0	II	0
		D	3V	2V	1	1	1	0	II	1
10	b) L an GND	R	2V	0V	0	1	1	1	I	0
	-> Eindraht H	D	3V	0V	1	1	1	0	I	1
15	c) L an + UB	R	2V	+UB	0	0	0	0	I	0
	-> Eindraht H	D	3V	+UB	1	0	0	1	I	1
20	d) H an GND	R	0V	3V	0	0	0	0	III	0
	-> Eindraht L	D	0V	2V	0	0	1	1	III	1
25	e) H an + UB	R	+UB	3V	1	1	0	1	III	0
	-> Eindraht L	D	+UB	2V	1	1	1	0	III	1
30	f) L offen	R	2V	U0	0	0	0	0	I	0
	-> Eindraht H	D	3V	U0	1	1	0	1	I	1
35	g) H offen	R	U1	3V	0	0	0	0	III	0
	-> Eindraht L	D	U1	2V	0	1	1	1	III	1
40	h) H, L an +UB kein Empfang	R,D	+UB	+UB	1	?	0	1	IV	0
45	i) H, L an GND kein Empfang	R,D	0V	0V	0	?	1	1	IV	0

Im ungestörten Zustand a) enthält das Differenzsignal zwischen H und L die gültige Information, die von Komparator 121 mit großem Störabstand ausgewertet werden kann. Die Komparatoren 120 und 122, die nur mit einem Eingang an jeweils eine der beiden Signalleitungen H bzw. L und mit dem anderen Eingang an eine der Hilfsspannungen in der Nähe der Mittenspannung + UB/2 angeschlossen sind, können mit geringem Störabstand ebenfalls ein korrektes Empfangssignal liefern. Dies wird in an sich bekannter Weise für den Eindraht-Betrieb ausgenutzt, wo auf eine Information aus einer gestörten Signalleitung bewußt verzichtet wird.

Der Spannungsversatz zwischen den Hilfsspannungen U2 und U3 ist nicht zwingend, gewährleistet aber, daß im Leerlauf kein dominantes Empfangssignal an Rx abgegeben wird.

Wie aus der Tabelle ersichtlich ist, ist der Wert des Störungssignals auch von dem jeweiligen Nachrichtenbitwert D oder R abhängig. ER = 1 tritt auf, wenn mindestens eines der Komparatorausgangssignale falsch ist. Die Wahl der Reaktion auf eine über ER signalisierte Störung kann in nachfolgenden Auswerteeinrichtungen implementiert werden. Beispielsweise kann das Auftreten eines Störungssignals in einer Mehrzahl von Bittaktschritten abgewartet werden, bis durch eine Umschaltung des Demultiplexers ein Eindrahtbetrieb oder ein Ruhen des Empfangs gewählt wird. Für die Wahl eines alternativen Betriebszustands kann auf die aus dem Stand der Technik bekannten Maßnahmen zurückgegriffen werden.

Das Störungssignalsignal ER ist unabhängig von der Schaltstellung des Demultiplexers und ständig verfügbar, so daß nicht nur eine Störung, sondern auch der Wegfall einer Störung aus dem Signal ER schnell erkennbar ist.

Bei der Ausführungsform nach Fig. 2, in welcher für gleiche Teile der Anordnung wie in Fig. 1 gleiche

Bezugszeichen verwandt sind, ist nur eine Hilfsspannung UR vorgesehen, welche vorzugsweise gleich  $UB/2$  ist. Diese wird bereitgestellt am Mittenabgriff des aus den gleichen Widerständen 123, 127 gebildeten Spannungsteilers. In der skizzierten Ausführungsform ist ein Eingang, z. B. der nichtinvertierende Eingang des ersten Komparators 121 mit einem Spannungsoffset, dargestellt durch eine Spannungsquelle 180, beaufschlagt. Der Betrag der Offsetspannung ist klein gegenüber dem Signalhub auf den Busleitungen zwischen rezessivem und dominantem Bitzustand und beträgt beispielsweise 20mV. Das Vorzeichen der Offsetspannung ist vorzugsweise so, daß bei einem Kurzschluß der Busleitungen H und L gegeneinander und damit gleichen Signalspannungen an F1 und F0 am Ausgang des ersten Komparators ein rezessiver Bitzustand signalisiert wird. Die Realisierung des Spannungsoffsets ist abhängig vom Aufbau des Komparators im Detail und erfolgt vorzugsweise isoliert gegen die Busleitungen, z. B. durch Einfügen zwischen zwei Stufen eines zweistufigen Eingangsverstärkers.

Die Erfindung ist in den vorstehenden Beispielen unter der Annahme beschrieben, daß die Betriebsspannung des Treiberbausteins auf einen konstanten Wert stabilisiert ist und die Busspannungen und die Hilfsspannungen aus der stabilisierten Spannung abgeleitet sind. Eine andere vorteilhafte Ausführungsform sieht demgegenüber vor, daß die Busspannungen und die Hilfsspannung aus einer unstabilisierten Spannung, insbesondere der Batteriespannung eines Kraftfahrzeugs, abgeleitet sind. Busspannungen und Hilfsspannungen können dann mit variierender Batteriespannung schwanken. Es bleiben aber feste Beziehungen zwischen Busspannungen und Hilfsspannungen erhalten. Insbesondere gilt, daß die an F1, F0 abgreifbaren Busspannungen im ungestörten Zustand im wesentlichen symmetrisch zu der Hilfsspannung UR bzw. der Mittenspannung von U2 und U3 verlaufen. Zusätzlich können Widerstandsnetzwerke zur Reduzierung von Spannungen, insbesondere bei höheren Busspannungen und niedriger stabilisierter Spannung für die elektronischen Bauteile wie Komparatoren, Logikschaltung usw. vorgesehen sein.

#### Patentansprüche

1. Anordnung zur Überwachung eines Zweidraht-Bussystems für serielle Übertragung digitaler Daten durch Umschalten der Spannungen auf den beiden Signalleitungen der Busleitung, bei welcher eine Empfangsschaltung eines Busteilnehmers mindestens drei Komparatoren enthält, wobei an die Eingänge des ersten Komparators die beiden Spannungen der Signalleitungen und an die Eingänge des zweiten und dritten Komparators jeweils eine der beiden Signalleitungs-Spannungen und je eine Hilfsspannung angelegt sind, dadurch gekennzeichnet, daß die logischen Ausgangssignale zumindest des zweiten und des dritten Komparators gleichzeitig einer Logikschaltung zugeführt sind und die Logikschaltung bei Übereinstimmung aller zugeführten Komparator-Ausgangssignale einen fehlerfreien Zustand des Bussystems, ansonsten das Auftreten eines Fehlers signalisiert.
2. Anordnung nach Anspruch 1, dadurch gekennzeichnet, daß die drei Komparatoren zugleich die Empfangskomparatoren für ungestörten Betrieb und für Eindrahtbetrieb bei verschiedenen Stöorzuständen bilden und daß ein umschaltbarer Demultiplexer eines der Komparator-Ausgangssignale an eine Empfangsauswerteeinrichtung weiterleitet.
3. Anordnung nach Anspruch 1 oder Anspruch 2, dadurch gekennzeichnet, daß die Logikschaltung in I<sup>2</sup>L-Technik ausgeführt ist.
4. Anordnung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß ein Eingang des ersten Komparators mit einer Offsetspannung beaufschlagt ist.
5. Anordnung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß der Ausgang des ersten Komparators gleichfalls der Logikschaltung zugeführt ist.
6. Anordnung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß Busspannungen und Hilfsspannungen aus einer unstabilisierten Versorgungsspannung abgeleitet sind und mit dieser variieren.

Hierzu 1 Seite(n) Zeichnungen

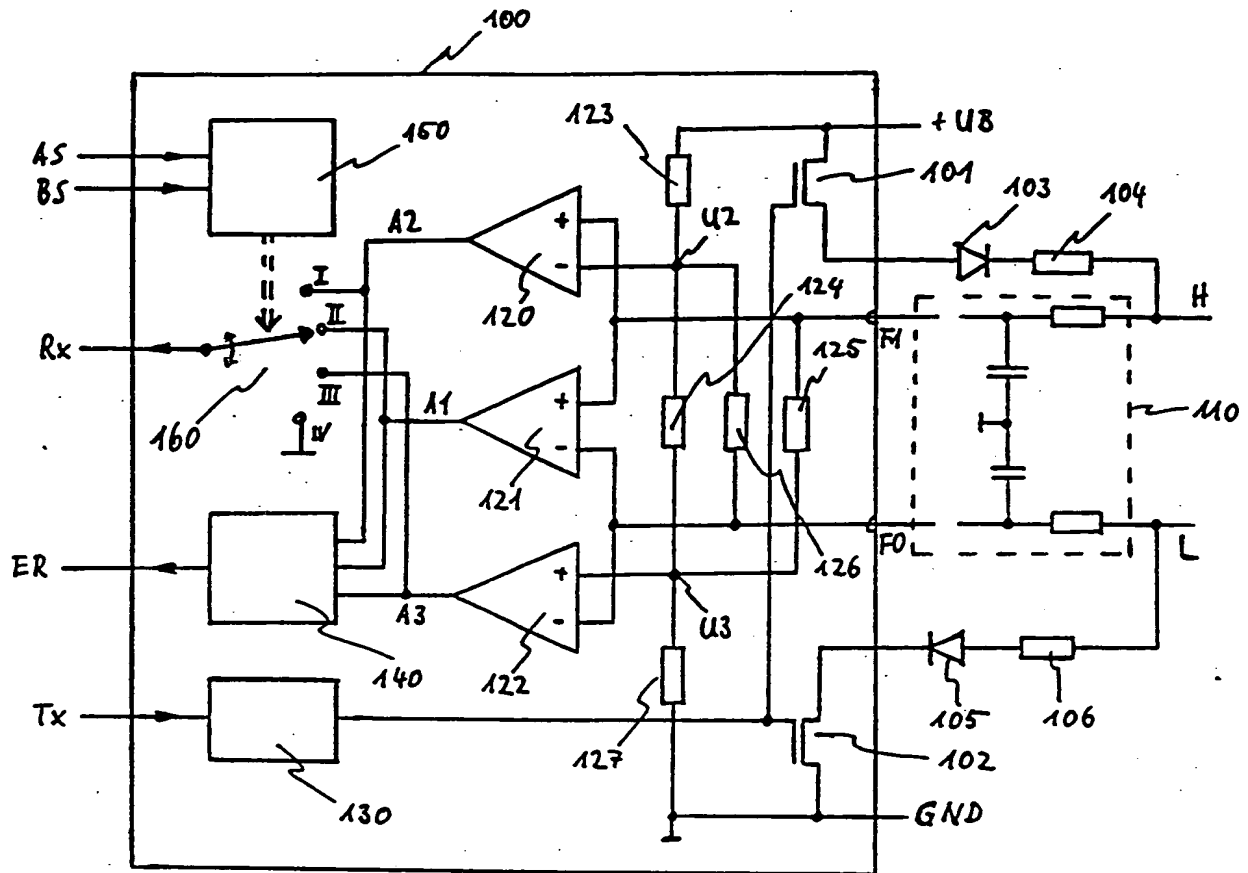


FIG. 1

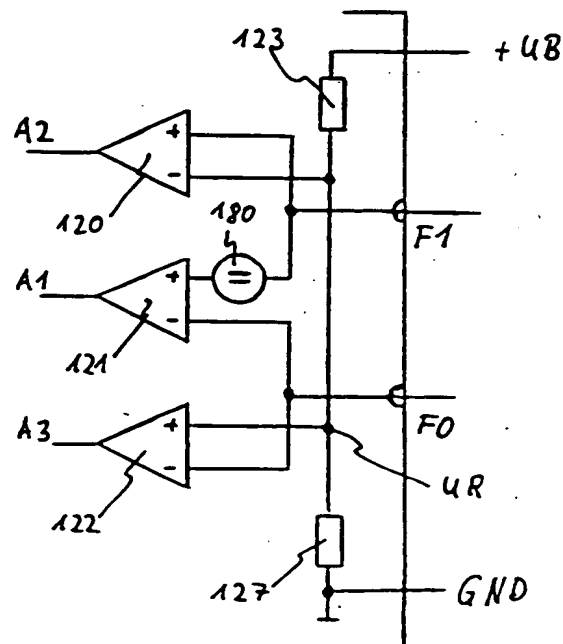


FIG. 2